ResearchGate

See discussions, stats, and author profiles for this publication at: https://www.researchgate.net/publication/387311982

Analysis and experimental design of DC composite amplifier with improved gain accuracy and flatness

Conference Paper · May 2019

CITATIONS
0

READS
3

4 authors, including:



O. Fatih Kececioglu
Kahramanmaraş Sütçü İmam University
133 PUBLICATIONS **560** CITATIONS
SEE PROFILE



Ahmet Gani
Kayseri University
132 PUBLICATIONS **489** CITATIONS
SEE PROFILE



Mustafa Sekkeli
Kahramanmaraş Sütçü İmam University
137 PUBLICATIONS **641** CITATIONS
SEE PROFILE

All content following this page was uploaded by Ahmet Gani on 22 December 2024.

The user has requested enhancement of the downloaded file.

KAZANÇ YASSILIĞI VE HASSASİYETİ İYİLEŞTİRLMİŞ DA KOMPOZİT YÜKSELTEÇ ANALİZİ VE DENEYSEL TASARIMI

*Alperen Akküncü[1], Ö. Fatih Keçecioğlu[1], Ahmet Gani[1], Mustafa Şekkeli[1]**

[1]Kahramanmaras Sütçü İmam Üniversitesi, Elektrik-Elektronik Mühendisliği Bölümü, Kahramanmaraş, Türkiye

*Sorumlu Yazar: msekkeli@ksu.edu.tr

ÖZET

Bu çalışmada DA stabilize edilmiş faz çevirmeyen kompozit yükselteçlerin kazanç hassasiyeti ve yassılığı incelenmiştir. Kazanç yassılığının iyileştirilmesi için deneysel olarak tasarım ortaya koyulmuştur. DA stabilizasyonun işlemsel kuvvetlendiricinin kazanç yassılığına olan olumsuz etkisi basit bir direnç ve kondansatör ile ortadan kaldırılmıştır. Aynı zamanda tasarımla istenilen yükselteç kazanç değeri de ayarlanmıştır. Çalışmada hassasiyeti yüksek, kazanç yassılığı ideal olan yüksek bant genişliğine sahip bir DA kompozit yükselteç tasarımı başarılı bir şekilde gerçekleştirilmiştir.

Anahtar Kelimeler: IoT, Komposite Yükselteç, Giyilebilir Elektronik.

ANALYSIS AND EXPERIMENTAL DESIGN OF DC COMPOSITE AMPLIFIER WITH IMPROVED GAIN ACCURACY AND FLATNESS

ABSTRACT

In this study gain flatness and accuracy of DC-stabilized non-inverting composite amplifiers are investigated. Experimental design has been introduced to improve gain flatness. The negative effect of DC-stabilization on the gain flatness of the operational amplifier has been eliminated by a simple resistor and capacitor. At the same time, the desired amplifier gain value can be adjusted by design. A high performance DA compositional amplifier design with high accuracy and ideal for gain flatness ,high bandwidth was achieved in this study.

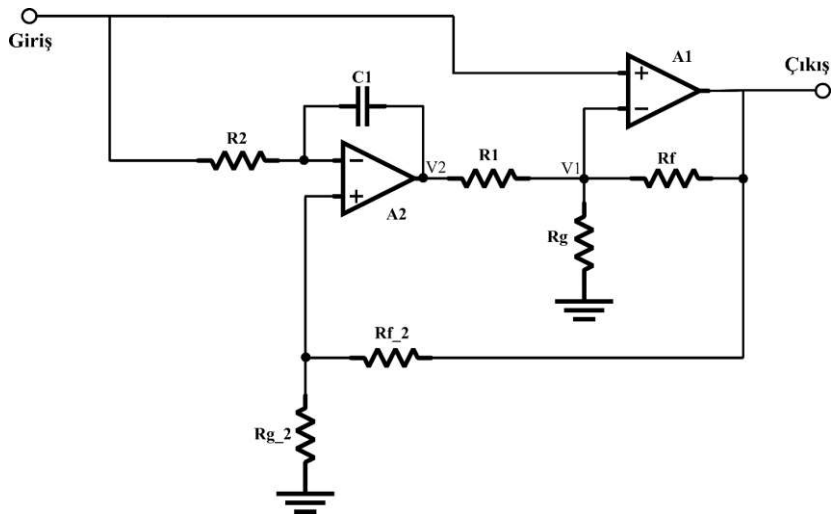
Keywords: IoT, Composite Amplifiers, Wearable Electronics

1. GİRİŞ

Son yıllarda giyilebilir cihazların ve bazı endüstri 4.0 uygulamalarında güç tüketimlerinin düşmesi ve dinamikleşmesi ile düşük akımların yüksek dinamik aralık ve yüksek frekanslarda ölçülmesine olan ihtiyaç artmıştır. Bu tür ölçümlerin yapılması için gerekli teknik özelliklerden en önemlileri yüksek bant genişliğinde iyi DA doğruluk ve düşük gürültü sağlayabilmektir. Bu ihtiyaca cevap veren çeşitli çözümler mevcuttur. Kompozit yükselteçler bu ihtayaca cevap veren çözümlerden biridir. Kompozit yükselteçlerin tasarımında dikkat edilmesi gereken konulardan bazıları da kazanç doğruluğu ve yassılığıdır. Mevcut literatürde kompozit yükselteçlerin kazanç doğruluğunu ve yassılığını inceleyen çalışmaya rastlanmamıştır. Bu yüzden bu çalışmada faz çevirmeyen kompozit yükselteçlerin kazanç doğruluğu ve yassılığı incelenecektir. Ayrıca deneysel olarak tasarlanmış bir kompozit devrenin ölçüm sonuçları çalışmanın sonunda sunulmuştur.

2. FAZ ÇEVİRMEYEN KOMPOSİT DA-STABİL HIZLI YÜKSELTEÇ

Faz çevirmeyen kompozit yükselteçler ayrık transistorlar kullanılarak veya boşlama pini kullanarak DA stabilizasyonu gerçekleştirerek oluşturulmaktadır. Ayrık transistor kullanılması transistorların gösterdiği karakteristiklerin çok değişken olmasından dolayı analizi karmaşıklaştırmakta ve geri bildirim ağında stabilizasyon sorunları oluşturabilmektedir. Boşlama pini kullanılarak kompozit yükselteç oluşturulması ise yükselteç seçimini kısıtlamaktadır(Dobkin and Williams,2013).Kompozit yükselteçler DA doğruluk ve geniş bant genişliği sağlamasına rağmen sadece faz çeviren konfigürasyonda çalışmaktadır(Franco,2015).Faz çevirmeyen kompozit yükselteç şekil 1'de gösterilmiştir.



Şekil 1. Faz Çevirmeyen DA-Stabil Komposite Yükselteç

Şekil 1'de gösterilen devrede A2 yükselteci yüksek hızlı A1 yükseltecinin statik hatalarını düzelterek DA stabilizasyon yapmaktadır. A2 yükselteci giriş gerilimini ve A1 yükseltecinin çıkışını gerilim ayırıcı yardımı ile karşılaştırarak A2 yükseltecinin faz çeviren girişini sürerek DA hatalarını düzeltmektedir.

3. KAZANÇ HASSASİYETİ VE YASSILIĞI

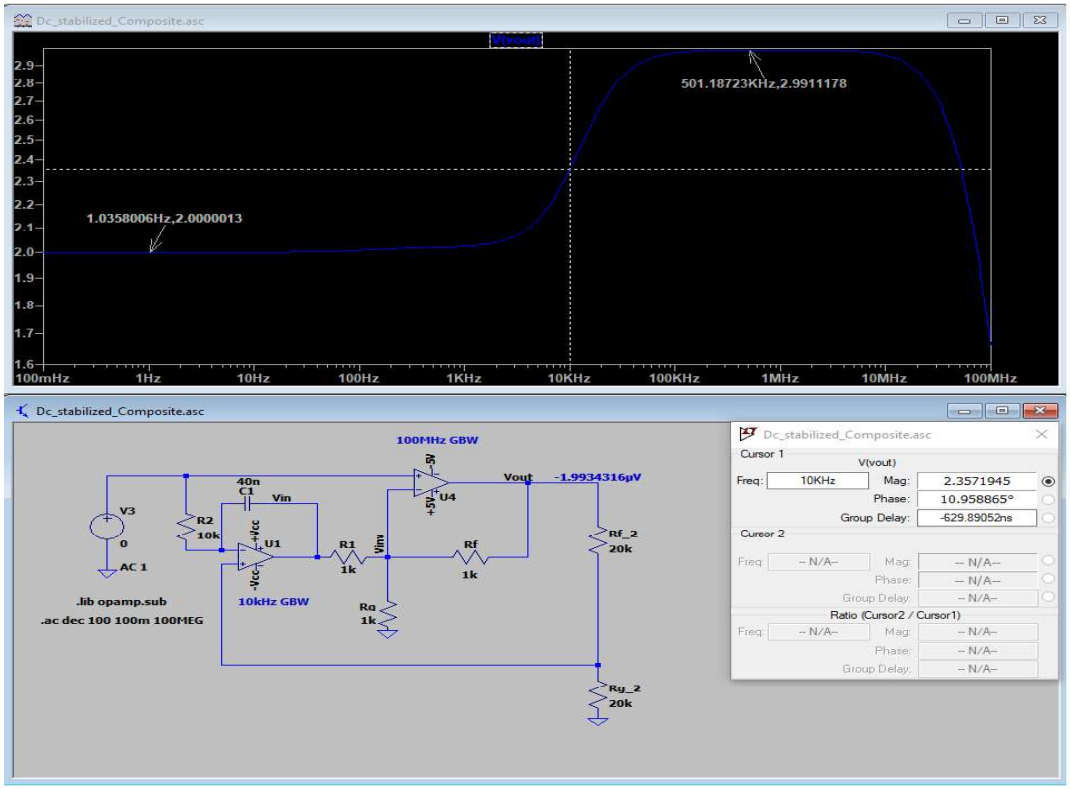
Kazanç yassılığı bir yükseltecin bant genişliğinin içerisinde, frekans cevabının ne kadar düz olduğunu belirtmektedir. Kazanç hassasiyeti ise ulaşılmak istenen kazanç değerine ne kadar yakın olunduğunu belirtmektedir. Kompozit yükselteçleri inceleyen çalışmalarda DA stabilizasyon için kullanılan devre sisteminin kazanç doğruluğuna ve yassılığına olan etkisi incelenmemiştir. Şekil 1'de gösterilen A2 yükseltecinin çıkışının bant genişliğinin limitlerine gelindiğinde R1 direncinin V2 düğümüne bağlı olan ucu, A2 yükseltecinin V2 düğümünü süremediği için belli bir frekanstan sonra efektif olarak Rg direncine paralel bağlıdır, dolayısıyla şekil 1'de gösterilen devrenin kazanç yassılığı bu problemden dolayı olumsuz yönde etkilenmektedir. Bu problem özellikle A2 yükseltecinin kazanç bant genişliği çarpımı küçük olduğunda ve R1 direnci Rg direncinden çok büyük olmadığında önemli hale gelmektedir. A2 yükseltecinin ofset hatalarını düzeltmek için kullanılan sıfır-kaymalı yükselteç olacağı düşünülürse A2 yükseltecinin kazanç bant genişliği çarpımının küçük olması beklenmektedir.

Şekil 1'de gösterilen devrenin kazanç yassılığındaki değişim denklem (1) ve (2) formüllerinde gösterilmektedir.

$$Kazanç = \left(1 + \frac{R_f}{Rg}\right) \ (f \ll f_{A2GBW}) \tag{1}$$

$$Kazanç = \left(1 + \frac{R_f}{R_g||R_1}\right) \ (f \gg f_{A2GBW}) \tag{2}$$

Denklemlerde gösterilen f_{A2GBW} ifadesi A2 yükseltecinin kazanç bant genişliği çarpımını ifade eder. Denklem (1) ve (2)'de görüldüğü gibi f_{A2GBW}'den sonra R1 direnci Rg direncine paralel bağlanarak kazanç yassılığını olumsuz yönde etkilemektedir. Şekil 2'deki benzetim bahsedilen kazanç yassılığı problemini göstermektedir. Ayrıca tablo 1'de gösterilen sonuçlar benzetim ve denklem (1) ve (2)'nin uyum içinde olduğunu göstermektedir.



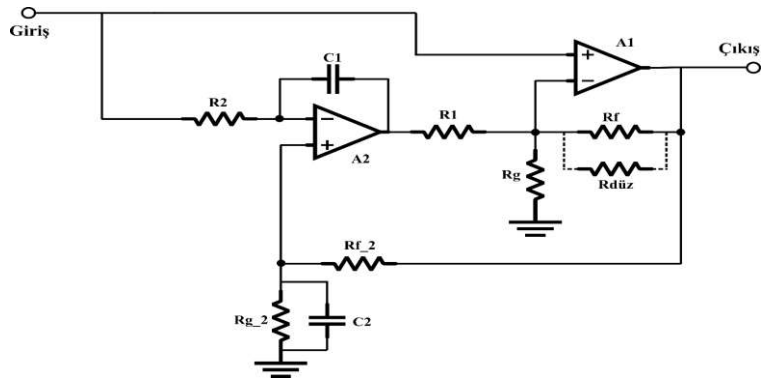
Şekil 2. Benzetim Sonuçları

Tablo 1. Simülasyon sonuçları ve Hesaplama Karşılaştırmaları

	Simülasyon sonuçları	**Denklem (1) ve (2)**
Düşük frekans kazanç ($f << f_{A2GBW}$)	2	2
Yüksek frekans kazanç ($f >> f_{A2GBW}$)	2.991	3

4. KAZANÇ DOĞRULUĞU VE YASSILIĞININ DÜZELTİLMESİ

Şekil 1'deki devrenin kazanç yassılığının düzeltilmesi sadece R1 direncinin artırılması ve Rg direncinin azaltılması ile yapılabilmekte fakat bunun bazı dezavantajları olmaktadır. A1 yükseltecinin düzeltilmek istenen hatalı ofset gerilimi yüksek olduğunda yüksek R1 direnci kullanmak A2 yükseltecinin saturasyona ulaşmasına neden olabilmektedir. Rg direncinin çok küçültülmesi ise A1 yükseltecinin yüksek güç tüketmesine neden olmaktadır. Şekil 3'teki devre bu problemlerin hepsini ortadan kaldırarak ideal kazanç yassılığına ulaşabilmektedir. Bu devre fazladan sadece 2 adet pasif eleman kullanarak ideal kazanç yassılığına maliyetsiz bir şekilde ulaşabilmektedir.



Şekil 3. Kazanç Yassılığı Düzeltilmiş Faz Çevirmeyen Kompozite Yükselteç

Şekil 3'teki devrenin nasıl kazanç yassılığıma ulaştığı kısaca şu şekilde açıklanabilmektedir; C2 kondansatörü ve Rf_2 ve Rg_2 dirençleri ile birlikte A2 yükseltecinin faz çevirmeyen ucunda alçak geçirgen filtre oluşturarak A2 yükseltecinin bant genişliği sınırlanıp yüksek frekanslarda devrenin kazancına etki etmesi sınırlanmaktadır. R düz direnci ise A2 yükseltecinin bant genişliğinin düşmesi ile ortaya çıkan kazanç hatasını ortadan kaldırmaktadır. Denklem (3-6)'da herhangi bir kazanç değeri için ideal kazanç yassılığının şartları belirtilmektedir.

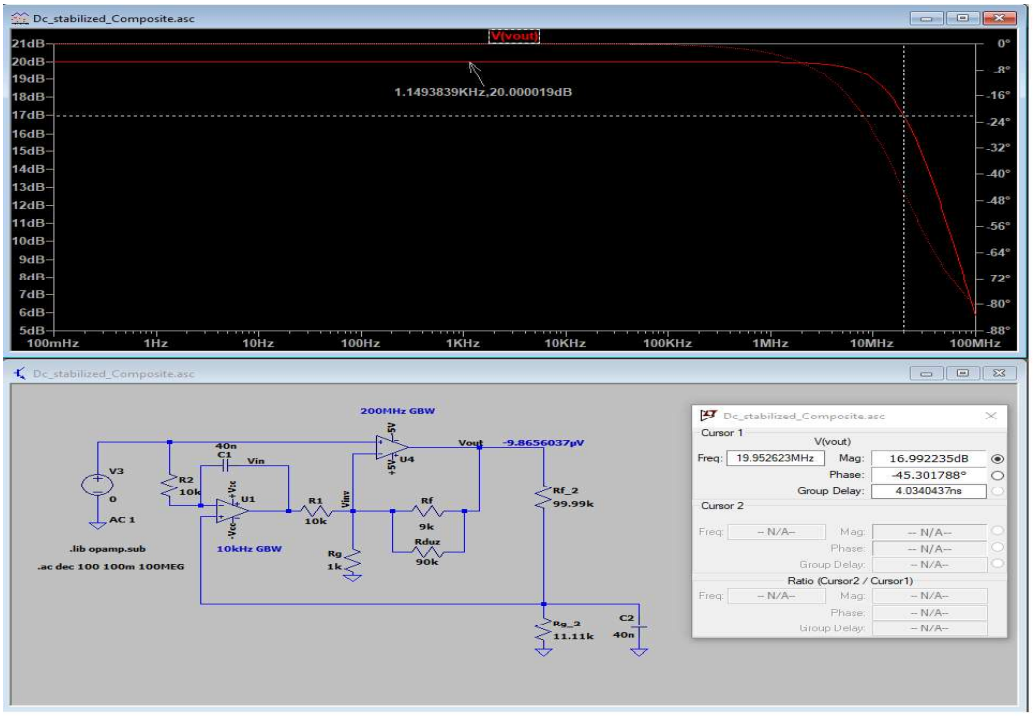
$$\beta = \frac{R_g}{R_f} \quad (Geri\ bildirim\ faktörü) \tag{3}$$

$$\frac{R_{g_2}}{R_{f_2}} = \beta \tag{4}$$

$$\frac{1}{2\pi R_2 C_1} = \frac{1}{2\pi (R_{f_2} || R_{g_2}) C_2} \tag{5}$$

$$\frac{R_1 || R_g}{R_f || R_{düz}} = \beta \tag{6}$$

Yukarıda verilen denklemlerde (4), (5) ve (6)'daki şartlar sağlandığında şekil 3'teki devrenin kazanç yassılığı sadece yüksletecin ideal olmayan özelliklerine ve pasif elemanların toleranslarına bağlı olmaktadır.

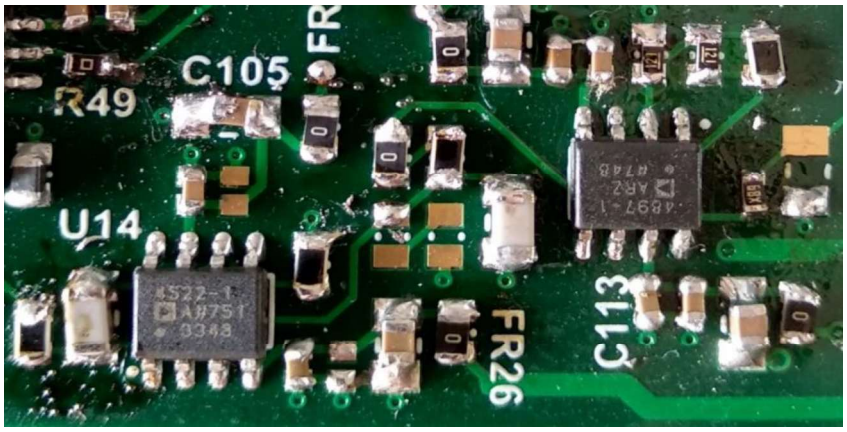


Şekil 4. Kazanç Yassılığı Düzeltilmiş Faz Çevirmeyen Kompozit Devre.

Şekil 4'te görüldüğü gibi 10 kazanç ile denklem (3), (4) ve (5)'teki şartlara uyularak tasarlanmış devrede kazanç yassılığı, DA doğruluk ve yüksek bant genişliğine ulaşmıştır.

5. ÖNERİLEN DEVRENİN GERÇEKLEŞTİRİLMESİ

Şekil 5'te gösterilen devre şekil 3'te gösterilen devrenin gerçekleştirilmiş halidir. A1 yükselteci olarak ADA4522 yükselteci ve A2 yükselteci olarak ise ADA4897 yükselteci kullanılmıştır.



Şekil 5. Önerilen Devrenin Gerçekleştirilmiş Hali.

Kazanç yassılığı ölçümü Şekil 6'da gösterilmiştir. Kazanç yassılığı ölçümü düz frekansın içeriği olan gürültü kaynağı kullanılarak yapılmıştır. Şekil 6'da görüldüğü gibi kazanç düzlüğü 0.2 dB civarında ve kullanılan spektrum analizörün (RSA503A) genlik doğruluğu yaklaşık olarak aynı seviyededir. Hatalı ofset ölçümü şekil 7'deki gösterildiği gibi 1µV'un altında ölçülmüştür. Hatalı ofset çıkışı kompozit yükseltecin çıkışını toprağa bağlayarak çıkış ölçülerek hatalı ofset çıkışı belirlenmiştir. Bu ölçüm için kullanılan ölçüm cihazı yüksek hassasiyetli 7.5 dijit avometredir. Hatalı ofset çıkışı ölçümü ve kazanç yassılığı ölçümü şekil 6 ve 7'de gösterilmiştir



Şekil 6. Kazanç Yassılığı Ölçümü



Şekil 7. Hatalı Ofset Çıkışı

6. SONUÇLAR

Faz çevirmeyen DA-stabil kompozit yükselteçlerin kazanç hassasiyeti ve yassılığı incelenmiştir ve ideal kazanç yassılığına ulaşmak için gereken şartlar denklemlerde ifade edilmiştir. İdeal kazanç yassılığına ulaşılması için verilen denklemler elemanların seçiminde önemli ölçüde yararlı olarak şekilde sunulmuştur. Faz çevirmeyen DA-stabil kompozit yükselteç deneysel larak tasarlanmıştır. Literatürdeki kompozit yükselteçlerin aksine, bu çalışmada önerilen kompozit yükselteç DA-stabilizasyon yapan yükselteçten kaynaklanan hatalara karşı dirençlidir ve faz çevirmeyen konfigürasyondadır.

7. KAYNAKLAR

Dobkin B., Williams J., (2013). Analog Circuit Design Immersion in the Black Art of Analog Design. Elsevier/Newnes.

Franco S., (2015). Design With Operational Amplifiers And Analog Integrated Circuits. McGraw-Hill Companies.