ResearchGate

See discussions, stats, and author profiles for this publication at: https://www.researchgate.net/publication/330541340

DA-DA Azaltan Dönüştürücünün Optimal Denetimi için Parçacık Sürüsü Optimizasyonu Tabanlı LQR Denetleyici Tasarımı

Conference Paper · November 2018

CITATIONS
2

READS
125

4 authors:



O. Fatih Kececioglu
Kahramanmaraş Sütçü İmam University
129 PUBLICATIONS **501** CITATIONS
SEE PROFILE



Ahmet Gani
Kayseri University
130 PUBLICATIONS **412** CITATIONS
SEE PROFILE



Hakan Açıkgöz
Kahramanmaraş İstiklal University
136 PUBLICATIONS **1,171** CITATIONS
SEE PROFILE



Mustafa Sekkeli
Kahramanmaraş Sütçü İmam University
134 PUBLICATIONS **588** CITATIONS
SEE PROFILE

All content following this page was uploaded by Ahmet Gani on 18 April 2020.

The user has requested enhancement of the downloaded file.

IMSEC 2018
3rd International Mediterranean Science and Engineering Congress (IMSEC 2018)
Çukurova University, Congress Center, October 24-26, 2018, Adana / TURKEY
Pages: 1-5, Paper ID:327

Conference Paper

DA-DA Azaltan Dönüştürücünün Optimal Denetimi için Parçacık Sürüsü Optimizasyonu Tabanlı LQR Denetleyici Tasarımı

Ö. Fatih Keçecioğlu[1], Ahmet Gani[2*], Hakan Açıkgöz[3], Mustafa Şekkeli[4]

[1,2,4]Kahramanmaraş Sütçü İmam Üniversitesi, Mühendislik-Mimarlık Fakültesi, Elektrik-Elektronik Mühendisliği Bölümü, Kahramanmaraş, Türkiye
[3]Kilis 7 Aralık Üniversitesi, Teknik Bilimler Meslek Yüksekokulu, Elektrik ve Enerji Bölümü, Kilis, Türkiye

Özet

Azaltan DA-DA dönüştürücü, giriş gerilim seviyesini giriş gerilim seviyesinden daha düşük bir gerilim seviyesine dönüştüren bir güç elektroniği devresidir. Doğrusal devre topolojilerinden farklı olarak, anahtarlamalı yapılarından dolayı DA-DA dönüştürücü devrelerinin modellenmesi ve denetimi oldukça zordur. Durum uzayı yöntemi ile sistem modelleme denetleyici tasarımında etkin bir şekilde kullanılmaktadır. Durum uzayı yöntemi ile modellenen sistemin belirli bir çalışma noktasında küçük sinyal analizi yapılarak istenilen transfer fonksiyonu elde edilmektedir. Optimal denetim yöntemlerinde denetlenen sistemin transfer fonksiyonuna göre tespit edilen denetleyici parametreleri, bilinen bir hata kriteri kullanılarak minimize edilmektedir. Doğrusal Karesel Regülatör denetim literatürde en çok kullanılan optimal denetim yöntemlerinden biridir. Günümüzde biyolojik sistemlerden esinlenilmiş birçok optimizasyon tekniği bulunmaktadır. Bu tekniklerden biri de kuş sürülerinin davranışlarından esinlenerek ortaya çıkarılmış bir optimizasyon yöntemi olan Parçacık Sürüsü Optimizasyonudur. Bu çalışmada azaltan DA-DA dönüştürücünün durum uzayı küçük sinyal modeli kullanılarak Matlab/Simulink programında denetim sistemi devre modeli oluşturulmuştur. Doğrusal karesel regülatör denetleyici ağırlık matrisleri deneme yanılma yöntemi ve parçacık sürüsü optimizasyonu ile bulunmuştur. Denetleyicilerin sistem cevapları karşılaştırılmıştır.

Anahtar Kelimeler: DA-DA Azaltan Dönüştürücü, Doğrusal Karesel Regülatör, Parçacık Sürüsü Optimizasyon.

Design of LQR Controller Based on Particle Swarm Optimization for Optimal Control of DC-DC Buck Converter

Abstract

Buck DC-DC converter is a power electronics circuit that converts input voltage level into a voltage level lower than the input voltage level. Unlike linear circuit topologies, modeling and controlling of DC-DC converter circuits are very difficult because of their switched structure. System modeling with state space small signal analysis method is effectively used in converter design. The required transfer function is obtained thanks to a small signal analysis of the system modeled using state-space model at a certain operating point. In optimal controlling methods, the controller parameters based on the transfer function of the controlled system are minimized using a known error criterion. Linear Quadratic Regulator controller is one of the most widely used optimal control methods in literature. In today's world, there are numerous optimization techniques inspired by biological systems. One of these techniques is Particle Swarm Optimization (PSO) inspired by the movements of swarms of birds. In this study, a control system circuit model was created in the Matlab / Simulink program using state-space small signal model of DC-DC buck converter. Linear Quadratic Regulator controller weight matrices were found by trial and error method and particle swarm optimization.System responses of controllers were compared.

Keywords: DC-DC Buck Converter, Linear Quadratic Regulator, Particle Swarm Optimization.

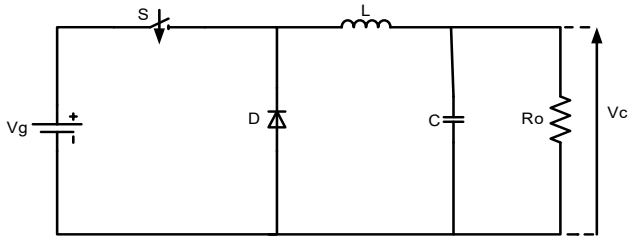
*Corresponding authour
Email: agani@ksu.edu.tr

1. GİRİŞ

Güç elektroniği alanındaki gelişmelere ve ihtiyaca bağlı olarak birçok dönüştürücü devre modeli geliştirilmiştir[1-2]. Çok değişik DA-DA dönüştürücü devre modelleri mevcuttur. Bazı dönüştürücü devre modelleri gerilimi azaltmada, bazıları arttırmada, bazıları ise hem azaltmada hem de arttırmada kullanılmaktadır. Azaltan DA-DA dönüştürücünün doğrusal modeli ortalama durum uzayı metodu kullanılarak devre durum denklemleri ile elde edilmektedir. Küçük sinyal analizi ile azaltan dönüştürücünün dinamik karakteristikleri elde edilerek istenilen kapalı çevrim transfer fonksiyonu bulunmaktadır[3].Azaltan DA-DA dönüştürücünün denetimi için literatürde çok farklı denetleyici tiplerinin kullanıldığı birçok çalışma bulunmaktadır. Klasik denetleyicilerin sistem cevabı açısından yeterli olmadığı birçok çalışmada, azaltan dönüştürücü denetimi için optimal denetim tekniklerinden olan doğrusal karesel regülatör denetim tekniği uygulanmaktadır[4].Bu çalışmada ilk olarak sürekli akım modunda azaltan dönüştürücünün durum uzayı küçük sinyal analizi yöntemi ile dinamik modeli elde edilmiştir.Daha sonra doğrusal karesel regülatör denetleyici parametreleri olan Q ve R ağırlık matrislerinin seçiminde en iyi denetleyici cevabı için parçacık sürüsü optimizasyon tekniği ve deneme yanılma yöntemi kullanılarak doğrusal karesel regülatör denetleyicinin dinamik performansı incelenmiştir.

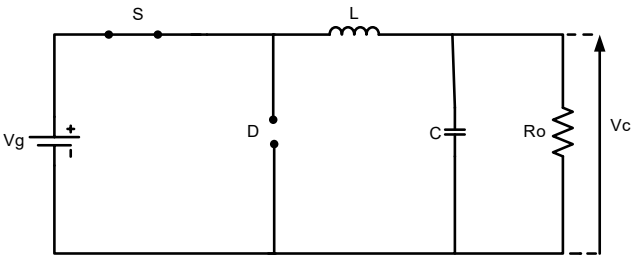
2. AZALTAN DA-DA DÖNÜŞTÜRÜCÜNÜN DEVRE MODELİ

Azaltan DA-DA dönüştürücü devre yapısı şekil 1'de gösterilmiştir. Azaltan dönüştürücünün durum değişkenleri indüktör akımı i_L ve kapasitör gerilimi V_C alınmıştır.



Şekil 1: Azaltan DA-DA *dönüştürücü d*evresi

(S) anahtarı kapalı olduğunda şekil 2'deki eşdeğer devre elde edilmektedir.



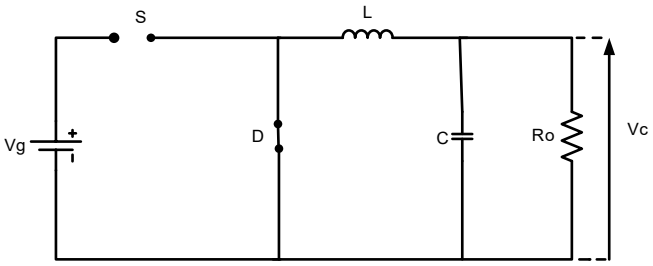
Şekil 2: Anahtar kapalıyken azaltan DA-DA dönüştürücü eşdeğer devresi

S anahtarı kapalı iken devrenin dinamik davranışını tanımlayan denklemler; denklem 1 ve denklem 2'de verilmiştir.

$$\frac{di_L}{dt} = \frac{V_g - V_c}{L} \quad (1)$$

$$\frac{dV_o}{dt} = \frac{i_L}{C} - \frac{V_c}{RC} \quad (2)$$

(S) anahtarı açık olduğunda şekil 3'deki eşdeğer devre elde edilmektedir.



Şekil 3: Anahtar açık iken azaltan DA-DA dönüştürücü eşdeğer devresi

S anahtarı açık iken devrenin dinamik davranışını tanımlayan denklemler; denklem 3 ve denklem 4'de verilmiştir.

$$\frac{di_L}{dt} = -\frac{V_c}{L} \quad (3)$$

$$\frac{dV_c}{dt} = \frac{i_L}{C} - \frac{V_c}{RC} \quad (4)$$

İdeal bir azaltan DA-DA dönüştürücü için sürekli-hal modunda çıkış gerilimi ile giriş gerilimi arasındaki ilişki denklem 5'deki gibi ifade edilmektedir.

$$V_c = DV_g \quad (5)$$

Azaltan DA-DA dönüştürücü için anahtarlama oranı ise denklem 6'da ifade edilmektedir.

$$D = \frac{T_{on}}{T} = \frac{T_{on}}{T_{on} + T_{off}} \quad (6)$$

T_{on} PWM işaretinin "Lojik 1, On" süresini , T_{off} PWM işaretinin "Lojik 0, Off" süresini, T PWM işaretinin periyodunu, D anahtarlama oranını ifade etmektedir [5]. Ortalama durum uzayı modeli için diferansiyel denklemler kullanılarak x(t) durum değişkenleri, u(t) kontrol giriş işareti olmak üzere durum denklemleri vektör matris formunda denklem 7-8'deki gibi verilebilir[6].

$$\frac{dx(t)}{dt} = Ax(t) + Bu(t) \quad (7)$$

$$y(t) = Cx(t) \quad (8)$$

Anahtarın kapalı durumu (S_{on}=D) için azaltan dönüştürücünün ortalama durum uzayı formu denklem 9'daki gibi yazılabilir.

$$\begin{pmatrix} \frac{di_L(t)}{dt} \\ \frac{dV_c(t)}{dt} \end{pmatrix} = \begin{pmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{pmatrix} \begin{pmatrix} i_L(t) \\ V_c(t) \end{pmatrix} + \begin{pmatrix} \frac{1}{L} \\ 0 \end{pmatrix} \left(V_g(t)\right) \quad (9)$$

Anahtarın açık durumu (S_{off} =1-D) için azaltan dönüştürücünün ortalama durum uzayı formu denklem 10'daki gibi yazılabilir.

$$\begin{pmatrix} \frac{di_L(t)}{dt} \\ \frac{dV_c(t)}{dt} \end{pmatrix} = \begin{pmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{pmatrix} \begin{pmatrix} i_L(t) \\ V_c(t) \end{pmatrix} + \begin{pmatrix} 0 \\ 0 \end{pmatrix} \left(V_g(t)\right) \quad (10)$$

Anahtarın her iki durumu için azaltan DA-DA dönüştürücünün ortalama durum uzayı modeli ortalama değer katsayıları denklem 11-12-13'de verilmiştir.

$$A = A_1 S_{on} + A_2 S_{off} \quad (11)$$

$$B = B_1 S_{on} + B_2 S_{off} \quad (12)$$

$$C = C_1 S_{on} + C_2 S_{off} \quad (13)$$

A, B, C katsayıları kullanılarak azaltan DA-DA dönüştürücünün ortalama durum uzay modeli denklem 14-15'de verilmiştir.

$$\begin{pmatrix} \frac{di_L(t)}{dt} \\ \frac{dV_c(t)}{dt} \end{pmatrix} = \begin{pmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{pmatrix} \begin{pmatrix} i_L(t) \\ V_c(t) \end{pmatrix} + \begin{pmatrix} \frac{d}{L} \\ 0 \end{pmatrix} \left(V_g(t)\right) \quad (14)$$

$$y(t) = \begin{pmatrix} 0 & 1 \\ 1 & 0 \end{pmatrix} \begin{pmatrix} i_L(t) \\ V_c(t) \end{pmatrix} \quad (15)$$

Küçük sinyal modeli kullanılarak azaltan DA-DA dönüştürücü için çalışma noktası etrafındaki değişimleri göstermek üzere aşağıdaki dönüşümler yapılırsa;

$$d = D + \tilde{d}; V_c = V_c + \tilde{V_c}; V_g = V_g + \tilde{V_g}; i_L = i_L + \tilde{i_L}$$

Anahtarın her iki durumu için $\tilde{i_L}$ akımına ait durum denklem 16'da verilmiştir.

$$\frac{d\,\tilde{i_L}(t)}{dt} = d\left[\frac{1}{L}\left(V_g + \tilde{V_g} - V_c - \tilde{V_c}\right)\right] + (1-d)\left[\frac{1}{L}\left(-V_c - \tilde{V_c}\right)\right] \quad (16)$$

Anahtarın her iki durumu için $\tilde{V_c}$ gerilimine ait durum denklem 17'de verilmiştir.

$$\frac{d\,\tilde{V_c}(t)}{dt} = \frac{d}{C}\left[\left(I_L + \tilde{i_L} - \frac{V_c}{R} - \frac{\tilde{V_c}}{R}\right)\right] + \frac{(1-d)}{C}\left[\left(I_L + \tilde{i_L} - \frac{V_c}{R} - \frac{\tilde{V_c}}{R}\right)\right] \quad (17)$$

Anahtarın her iki durumu için $\tilde{i_L}$ akımına ve $\tilde{V_c}$ gerilimine göre küçük sinyal modeli denklem 18'de verilmiştir.

$$\begin{pmatrix} \frac{d\tilde{i_L}(t)}{dt} \\ \frac{d\tilde{V_c}(t)}{dt} \end{pmatrix} = \begin{pmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{pmatrix} \begin{pmatrix} \tilde{i_L}(t) \\ \tilde{V_c}(t) \end{pmatrix} + \begin{pmatrix} \frac{V_g}{L} \\ 0 \end{pmatrix} \tilde{d} + \begin{pmatrix} \frac{D}{L} \\ 0 \end{pmatrix} \tilde{V_g} \quad (18)$$

Azaltan dönüştürücü çıkış gerilimi için süperpozisyon teoremi uygulanırsa;

$$\tilde{V_c}(s) = T_{p1}(s).\tilde{d}(s) + T_{p2}(s)\tilde{V_g}(s) \quad (19)$$

eşitliğinde $\tilde{V_g}(s) \approx 0$ alınır ve denklem 18'in Laplace dönüşümü alınırsa denklem 20-21 elde edilir.

$$s\,\tilde{i_L}(s) = -\frac{1}{L}\tilde{V_c}(s) + \frac{V_g}{L}\tilde{d}(s) + \frac{D}{L}\tilde{V_g}(s) \quad (20)$$

$$s\,\tilde{V_c}(s) = \frac{1}{C}\tilde{i_L}(s) - \left(\frac{1}{RC}\right)\tilde{V_c}(s) \quad (21)$$

Denklem 20'de $\tilde{i_L}(s)$ çekilip denklem 21'de yerine yazılırsa azaltan dönüştürücünün küçük sinyal modeli çıkış gerilimine göre anahtarlama oranı transfer fonksiyonu denklem 22'deki gibi elde edilir [7].

$$\frac{\tilde{V_c}(s)}{\tilde{d}(s)} = \frac{Vg}{LCs^2 + \frac{L}{R}s + 1} \quad (22)$$

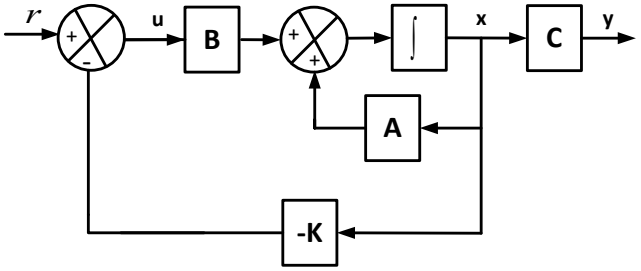
3. DOĞRUSAL KARESEL REGÜLATÖR (LQR) TASARIMI

"Doğrusal karesel" terimi, doğrusal sistem dinamiklerini ve karesel maliyet fonksiyonunu ifade etmektedir. Doğrusal karesel regülatör tasarımı, geri besleme kazancı seçimine dayanmaktadır, böylece maliyet fonksiyonu J en aza indirilmektedir. Bu, kazanç seçiminin belirtilen maliyet fonksiyonu için optimal olmasını sağlamaktadır. Doğrusal karesel regülatör tasarımı için sistemin durum uzayı modeli ile modellenmesi gerekmektedir. Sistem durum uzayı formu denklem 23-24'de verilmiştir.

$$\dot{x} = Ax + Bu \quad (23)$$

$$y = Cx + Du \quad (24)$$

Durum uzayı doğrusal karesel regülatör denetim sistemi blok diyagramı şekil 4'de verilmiştir.



Şekil 4: Durum uzayı doğrusal karesel regülatör denetim sistemi blok diyagramı

Optimal denetim için maliyet fonksiyonu J denklem 25'de tanımlanmıştır.

$$J = \int_0^\infty (x^T Qx + u^T Ru)dt \tag{25}$$

Burada Q ve R, ağırlık matrisleridir. Q ve R ağırlık matrisleri simetrik ve pozitif tanımlanabilen matrislerdir. Kuadratik form için Q ağırlık matrisinin tamamının pozitif ve simetrik olma şartı söz konusudur. Q ağırlık matrisinin köşegen seçilmesinin nedeni ise kuadratik denetimde Q ağırlık matrisinin her zaman simetrik bir Q **ağırlık** matrisi ile değiştirilebilir olmasıdır. Geri besleme denetim fonksiyonu,

$$u = -Kx \tag{26}$$

şeklinde tanımlanır. K ifadesinin değeri;

$$K = R^{-1}B^T P \tag{27}$$

olur. Sürekli zaman cebirsel Riccati denklemini çözerek *P* belirlenebilir.

$$A^T P + PA - PBR^{-1}B^T P + Q = 0 \tag{28}$$

Geri besleme denetim fonksiyonu maliyet fonksiyonu J'de yerine konulursa;

$$J = \int_0^\infty (x^T Qx + (-Kx)^T R(-Kx))dt \tag{29}$$

$$J = \int_0^\infty x^T (Q + K^T Rx)xdt \tag{30}$$

K matrisini bulunduktan sonra, kapalı döngü sisteminin durum uzayı denklemleri,denklem 31'de verilmiştir[8].

$$A_{closed-loop} = A - BK, B_{closed-loop} = B, C_{closed-loop} = C - DK, D_{closed-loop} = D \tag{31}$$

3. PARÇACIK SÜRÜSÜ OPTIMIZASYONU TABANLI DOĞRUSAL KARESEL REGÜLATÖR (LQR) TASARIMI

Parçacık sürü optimizasyonu kuş ve balık sürülerinden esinlenerek geliştirilmiş popülasyon tabanlı optimizasyon algoritmasıdır. Parçacık sürüsü optimizasyonu az parametre gerektirmesi, hızlı sonuç bulması ve çok etkili global arama algoritması nedeniyle diğer arama algoritmalarına göre daha iyi performans sağlar. Parçacık sürüsü optimizasyonu, PID parametrelerini ayarlama, yapay sinir ağlarının eğitimi, bulanık mantık sistemleri gibi pek çok optimizasyon probleminde başarı ile kullanılmaktadır. Parçacık sürüsü optimizasyonu, rastgele parçacıklar (çözümler) ile başlatılır ve sonra nesilleri güncelleyerek en iyi çözümü arar. Her bir parçacık, hem diyagonal ağırlık matrisi Q = diag (Q_{11}, Q_{22}, Q_{33}, Q_{44}) hem de denetim ağırlık matrisi R'yi temsil eder. Her yinelemede, her parçacık iki «en iyi» değeri takip ederek güncellenir. Birincisi pbest denilen parçacığın en bilinen pozisyonudur diğeri sürünün en iyi bilinen gbest denen pozisyonudur. En iyi iki değeri bulduktan sonra, parçacığın hızı ve konumu sırasıyla denklem 32-33'e göre güncellenir.

$$V_i^{(k+1)} = w * V_i^{(k)} + c_1 * r_1 * (x_{i,best}^{(k)} - x_i^{(k)}) + c_2 * r_2 * (x_{gbest}^{(k)} - x_i^{(k)}) \tag{32}$$

$$x_i^{(k+1)} = x_i^{(k)} + V_i^{(k+1)} \tag{33}$$

Denklem 35'de c_1 ve c_2 sürünün öğrenme katsayıları olup ve genellikle c_1=c_2=2 olarak seçilir. r_1 ve r_2 katsayıları rastgele sayılar olup 0 ile 1 aralığında değişmektedir. p_{best} ve g_{best} değerleri denklem 34-35'deki gibi ifade edilebilir.

$$Pbest_i^{(k)} = x_{i,best}^{(k)} = \begin{cases} x_{i,best}^{(k-1)} & if\ f(x_i^{(k)}) \geq f(x_{i,best}^{(k-1)}) \\ x_i^{(k)} & if\ f(x_i^{(k)}) < f(x_{i,best}^{(k-1)}) \end{cases} \tag{34}$$

$$gbest^{(k)} = x_{gbest}^{(k)} = \min\left\{f(x_{1,best}^{(k)}),\ f(x_{2,best}^{(k)}) \ldots\ldots, f(x_{n,best}^{(k)})\right\} \tag{35}$$

Denetleyicinin performansını belirleyebilmek için birçok uygunluk kriteri bulunmaktadır.Bunlardan bazıları; integral of absolute error (IAE), integral of time weighted absolute error (ITAE), integral of squared error (ISE) ve integral of time weighted squarred error (ITSE) gibi kriterlerdir.Uygunluk fonksiyonu, popülasyondaki bir parçacığın ne kadar iyi olduğunu değerlendirir. Maksimum iterasyon sayısına ulaşıldığında veya uygunluk değeri istenilen seviyeye ulaştığında algoritma durdurulabilir. Genelde en çok kullanılan uygunluk fonksiyonu integral of absolute error (IAE)'dir. IAE uygunluk fonksiyonu denklem 36'da verilmiştir.

$$Uygunluk\ Fonksiyonu = IAE = \int_0^\infty |r(t) - y(t)|dt = \int_0^\infty |e(t)|dt \tag{36}$$

Verilen denklemde r referans, y sistem çıkışı ve e referans ve sistem çıkışı arasında hatadır. Performans indeksleri, parçacık sürüsü optimizasyonu tabanlı doğrusal karesel regülatör sistemi için aşım, yerleşim zamanı seçilmiştir. Aşım ve yerleşme zamanını en aza indirmek için uygunluk fonksiyonu denklem 37'deki gibi seçilmiştir[9].

$$F = 0.1 * \text{Aşım} + 0.1 * \text{Y.Zamanı} \tag{37}$$

4. BENZETİM ÇALIŞMALARI

Doğrusal karesel regülatör denetim, kontrol edilemeyen sistem durumları haricinde, tasarlanan sistemin kararlı ve sağlam olmasını sağlamaktadır. Bu çalışmada doğrusal karesel denetleyici tasarımında, azaltan dönüştürücünün küçük sinyal modeli dikkate alınmıştır. Sürekli akım modunda azaltıcı tip dönüştürücü için devre parametreleri Tablo 1'de verilmiştir.

Tablo 1. Sürekli akım modu azaltan dönüştürücü devre parametreleri

Parametreler	Sembol	Değer
Giriş Gerilimi	V_g	20.8 V
İndüktör	L	1 mH
Kapasitör	C	100 µF
Direnç	R	7.55 Ω
Çıkış Gerilimi	V_c=V_o	16.64 V
Maksimum Güç	P_{max}	36.8 W
Anahtarlama Frekansı	f_s	80 Khz
Anahtarlama Oranı	D	0.8

Azaltan dönüştürücünün çıkış gerilimine göre anahtarlama

oranı küçük sinyal modeli transfer fonksiyonu tablo 1'deki değerler yerine konularak denklem 38'de verilmiştir.

$$\frac{\tilde{V}_c(s)}{\tilde{d}(s)} = \frac{20.8}{0.0000001s^2 + 0.0001324s + 1} \quad (38)$$

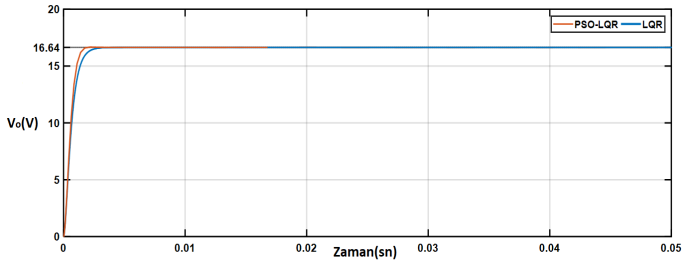
Q durum ağırlık matrisi ve R denetim ağırlık matrisinin seçimi, optimal denetim sistemi tasarımında optimizasyonu belirler. Q durum ağırlık matrisi ve R denetim ağırlık matrisi en iyi denetleyici cevabını verecek şekilde seçilir. Bu çalışmada doğrusal karesel regülatör denetleyicinin, Q durum ağırlık matrisi ve R denetim ağırlık matrisinin belirlenmesinde deneme yanılma yöntemi ve parçacık sürüsü optimizasyonu kullanılmıştır. Deneme yanılma yöntemiyle MATLAB benzetim programı ile hesaplanan, durum ağırlık matrisi (Q) ve denetim ağırlık matrisi (R) değerleri denklem 39'da verilmiştir.

$$Q = \begin{pmatrix} 6800 & 0 \\ 0 & 0 \end{pmatrix}, R = 10 \quad (39)$$

Parçacık sürüsü optimizasyonunda başlangıç popülasyonu için 10 parçacık seçilmiştir. Her parçacık hem durum ağırlık matrisini hem de denetim ağırlık matrisini temsil etmektedir. Her parçacık, parçacığın en iyi bilinen pozisyonu pbest ve sürünün en iyi bilinen pozisyonu olan gbest ile güncellenmektedir. Parçacığın bilinen en iyi pozisyonu pbest, önceki parçacık değerinden aynı parçacığa göre daha iyi bir uygunluk değerine sahipken, sürünün en iyi bilinen pozisyonu gbest diğer parçacıklar arasında en iyi uygunluk değerine sahiptir. Öğrenme katsayıları c_1=c_2=2 olacak şekilde seçilmiştir.Uygunluk değeri istenilen seviyeye ulaştığında durdurma kriterimiz 20 iterasyon olarak belirlenmiştir. Ortaya çıkan Q durum ağırlık matrisi ve R denetim ağırlık matrisi denklem 40'da verilmiştir.

$$Q = \begin{pmatrix} 4600 & 0 \\ 0 & 0 \end{pmatrix}, R = 10 \quad (40)$$

Parçacık sürüsü optimizasyonu ve deneme yanılma yöntemi ile belirlenen Q ve R ağırlık matrisleri için doğrusal karesel regülatör denetleyici cevapları şekil 4'de verilmiştir. Şekil 4 incelendiğinde parçacık sürüsü optimizasyonu tabanlı doğrusal karesel regülatörün tepki hızının daha iyi olduğu görülmektedir.



Şekil 4: Parçacık sürüsü optimizasyonu ve deneme yanılma yöntemi ile belirlenen Q ve R ağırlık matrisleri için doğrusal karesel regülatör denetleyici cevapları

5. SONUÇLAR

Bu çalışmada azaltan DA-DA dönüştürücünün küçük sinyal modeli elde edilerek dönüştürücü çıkış gerilimi denetimi için Matlab/Simulink benzetim programında oluşturulan doğrusal karesel regülatörün Q ve R ağırlık matrislerinin seçimi deneme yanılma ve parçacık sürüsü optimizasyonu ile yapılmıştır.Önerilen denetleyicilerin dinamik performansları incelendiğinde; parçacık sürüsü optimizasyonu tabanlı doğrusal karesel regülatörün aşım, yerleşme zamanı ve kalıcı durum hatası açısından daha iyi bir dinamik performans gösterdiği görülmüştür.

REFERANSLAR

[1] K. C. Wu, H. H. Wu, ve C. L. Wei, (2015). "Analysis ve design of mixed-mode operation for noninverting buck-boost DC-DC converters," IEEE Trans. Circuits ve Systems II-Express Briefs, vol. 62, no. 12, pp. 1194–1198.

[2] V. A. K. Prabhala, P. Fajri, V. S. P. Gouribhatla, B. P. Baddipadiga, ve M. Ferdowsi, (2016)."A DC-DC converter with high voltage gain ve two input boost stages," IEEE Trans. Power Electronics, vol. 31, no. 6, pp. 4206–4215.

[3] I. Yazici ve E. K. Yaylaci, (2016)."Fast ve robust voltage control of DC-DC boost converter by using fast terminal sliding mode controller," IET Power Electronics, vol. 9, no. 1, pp. 120–125.

[4] S. Singh, D. Fulwani, ve V. Kumar, (2015). "Robust sliding-mode control of dc/dc boost converter feeding a constant power load," IET Power Electronics, vol. 8, no. 7, pp. 1230–1237.

[5] G. Liping, John Y. Hung, and R. M. Nelms,(2009). "Evaluation of DSP-Based PID and Fuzzy Controllers for DC–DC Converters", IEEE Trans. Industrial Electronics, vol. 56, no 6, pp 182 – 190.

[6] Mohan: Power Electronics, Wiley, Chapter 10.5.

[7] K. Ogata, "Modern Control Engineering", fourth ed., Prentice Hall, New Jersey, (2002), pp. 896-910.

[8] D. S. Karanjkar, S. Chatterji, Amod Kumar,(2014)."Design and Implementation of a Linear Quadratic Regulator Based Maximum Power Point Tracker for Solar Photo-Voltaic System," International Journal of Hybrid Information Technology.Vol.7, No.1.

[9] H. A. Alhasan, M. Ateş, Ö. Berber, M. Güneş, Optimal Tuning of Linear Quadratic Regulators for inverted pendulum system Using Particle Swarm Optimization and Genetic algorithms, Otomatik Kontrol Ulusal Toplantısı, TOK2016, pp:662-666, Eskişehir.

View publication stats